

2000年3月10日

青山特許事務所 殿



シャープ株式会社
知的財産権本部
本部長 佐々木 晴康



国内出願手続依頼の件

拝啓 益々ご隆盛のことお慶び申し上げます。

平素は格別のご高配を賜り厚く御礼申し上げます。

さて、同封の出願依頼書（12件）につき、国内出願手続を依頼致したく、宜しく願い申し上げます。

敬具

Ex. 1

SHARP

特許
実用新案 出願依頼書

0543

極秘

知財本部	(液晶研) 特許開発部	専任者	依頼部門
SHARP 00.2.24 受付	部長 (印)	(印)	(印)

整理No.	特・実整
出願日	年 月 日
受理No.	00J00996
依頼No.	99L139
特許開発部コード	51

液晶 本部 研究所 液晶研 (内線No. 8-742-420)
依頼部門 事業部 部 (所属コード: 44320) 作成日 12年 2月 7日

発明・考案・記入欄	本件について、特許・実用新案登録・意匠登録を受ける権利をシャープ株式会社に譲渡いたします。					
	(氏名コード) 発明・考案者	1	フリガナ イスミ コンヒロ (108428) 和泉 良弘	4	フリガナ ()	(印)
		2	フリガナ テカマヨミサ (119909) 近藤 義雅	5	フリガナ ()	(印)
		3	フリガナ ()	6	フリガナ ()	(印)
発明・考案の名称		アクリルマトリクス基板 Bw 表示装置 撮像装置 (IPC:)				
発明・考案の要旨		SHA構造のアクリルマトリクス基板において、画素電極材料として、ネガ型の感光性透明導電膜を使用する。FODの短縮が可能で、かつ裏面露光により自己整合的に画素電極を形成することが可能となる。				
共同出願		相手方 : 共同出願確認書に代表者名、相手方住所、発明(考案)者名・住所等をフリガナ付で記載し添付願います。				
所属長記入欄 (発明の評価に必要ですのて全項目を 漏れなく正確に 記入して下さい)	一技術的価値一		一経済的価値一			
	a. 機能的効果		イ. コストダウン			
	b. 発明のタイプ (関連出願: 無し)		ロ. 他社との差別化 (セールスポイント等)			
	c. 公知技術との差異 (公知文献名: 特許2933876号)		ハ. 市場規模 (具体的理由: LCD, FPS 全てに適用可)			
公知技術事前調査 (調査手段) STEPS・STAGE・本部DB ・社外DB()・公報(公開・公告)		ニ. 技術・製品の寿命 3年以上 不明 3年未満			I. 実施化の見込み 採用決定 使用検討中 採用未定 着想のみ	
d. 他社に対する影響力 強い 普通 弱い		商品化計画 年 月 日より 機種名: 未定			II. テーマの重要度 最重要 重要 普通 (商品戦略等) テーマ名: 脱臭空気清浄機 (2015)	
<記入時の留意事項> 1. 『公知技術との差異』の項目の『公知文献名』は本発明に最も類似していると思われる公知技術について記載し、文献の写しを添付下さい。 2. 『市場規模』の項目は、数年後の市場予測を加味して記載下さい。 3. 『実施化の見込み』の項目は、評価実験中又は工業会等において提案中のものであれば採用検討中と記載下さい。						
依頼部門意見	外国出願予定 有・(未定)・無		特許提案会等からの提案 : YES・NO			
	(出願希望国 :)		提案整理番号 : 開催日: 平成 年 月 日			
	(理由 :)		開発テーマ :			
外国出願される場合は、別途外国出願依頼書を提出願います。		国内優先権の基礎出願 : 特・実整				
社内発表等の予定日 平成 年 月 日 (製品・学会・他)		依頼番号 99L138 の案件と同日出願をお願いします (受付番号 0543) 当ファイル No. 170516				
出願担当者 (氏名コード) 114948		特許事務所 青山P.O.				

知財 記入欄	発明の評価制度に基づき、本件は下記の結果となりましたので通知します。		所属長
	A. 重点処理 B. 通常処理 C. 簡易処理(出願・公開技報)		00.2.26
	D. 差戻し(記載不備、3週間以内に補充が無ければ出願取止めとします)		00.2.26
E. 出願取止め		出願担当者 (氏名コード) 114948	特許事務所 青山P.O.

【発明の名称】

アクティブマトリクス基板および表示装置、撮像装置

【特許請求の範囲】

【請求項1】

マトリクス状に形成されたスイッチング素子と、該スイッチング素子を制御するゲート信号線と、該スイッチング素子にデータ信号を供給し、前記ゲート信号線に直交するように形成されたソース信号線と、前記スイッチング素子、ゲート信号線及びソース信号線の上に形成された層間絶縁膜と、該層間絶縁膜の上に形成され、該層間絶縁膜を貫くコンタクトホールを介して前記スイッチング素子に接続される画素電極と、を備えたアクティブマトリクス基板において、

前記画素電極が、感光性透明導電材料から形成されていることを特徴とするアクティブマトリクス基板。

【請求項2】

前記感光性透明導電材料が、ネガ型の感光性を有することを特徴とする請求項1に記載のアクティブマトリクス基板。

【請求項3】

前記感光性透明導電材料が、透明導電性微粒子を含有する感光性樹脂からなることを特徴とする請求項1に記載のアクティブマトリクス基板。

【請求項4】

前記透明導電性微粒子は、ITO（インジウム錫酸化物）またはATO（アンチモン錫酸化物）であることを特徴とする請求項1に記載のアクティブマトリクス基板。

【請求項5】

前記請求項1～4のいずれかに記載のアクティブマトリクス基板を備えたフラットパネル型の表示装置。

【請求項6】

前記請求項1～4のいずれかに記載のアクティブマトリクス基板を備えたフラットパネル型の撮像装置。

【発明の属する技術分野】

本発明は、フラットパネル型の表示装置や撮像装置などに用いられるアクティブマトリクス基板に関する。

【従来の技術】

液晶表示装置は、電極の形成された2枚の基板によって液晶分子を挟持し、両基板の電極間に電気信号を印加することによって、バックライトより入射する光の透過率を変化させて情報を表示するものである。この液晶表示装置は、ブラウン管方式と比較して、薄型、軽量、低消費電力であることを特徴としており、卓上パーソナル情報端末機器やアミューズメント機器等に搭載されている。

この液晶表示装置は、高精細化、高画質化の要望が高いため、現在では薄膜トランジスタ（以下TFTという）等の能動素子を備えたアクティブマトリクス型液晶表示装置が主流となっている。このアクティブマトリクス型液晶表示装置において、現在画素の開口率を大きくするための開発が盛んに行われている。画素の開口率を大きくすることによって、バックライトより入射する光の透過率が向上させることができ、バックライト光の明るさを維持しながら更なる低消費電力化が図れる、同じバックライトを用いた場合にはより明るい表示が得られる等の利点を得ることができる。

このような背景の中、画素の開口率を大きくするために、画素電極を開口部一杯まで広げた構造を有するアクティブマトリクス型を用いた液晶表示装置が特許番号第2933876号などで提案され実用化されている。

図5は従来のアクティブマトリクス型液晶表示装置に用いるアクティブマトリクス基板の1画素分の平面図であり、図6は図5におけるB-B'断面図である。

図5、図6において、31は透光性基板、22はゲート信号線、23はソース信号線、27は容量配線、21は画素電極である。この従来のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板の製造方法について、図5、図6を用いて以下に説明する。

まず、透光性基板31上にゲート信号線22及び容量配線27を形成し、少なくともこれらを覆うようにゲート絶縁膜33を形成する。その後、TFTを形成する箇所に半導体層34、必要に応じてチャネル保護層35、ソース電極36a、ドレイン電極36bを形成し、該ソース電極36aと接続されるソース信号線23、及びドレイン電極36bと接続される接続電極25を形成した後、基板全面にわたって層間絶縁膜38を形成する。さらに、該層間絶縁膜38の上に形成される画素電極21と前記接続電極25とのコンタクトを取るために、前記層間絶縁膜38にコンタクトホール26を設け、画素電極21を形成していた。

なお、前記接続電極25の一部、及び前記ソース信号線23は、透明導電配線37aと金属配線37bとを積層させて形成されている。

また、画素電極21は、従来次のような手順で形成していた。まず、層間絶縁膜38及びコンタクトホール26を形成した後、ITO等の透明導電膜をスパッタ法等によって成膜し、さらにその上にポジ型のレジストをスピン塗布法等によって塗布する。次に、ステッパー等の露光装置によって、ゲート信号線22及びソース信号線23に対してアライメントしながら露光マスクをセットし、上部より露光する。続いて該露光パターンに従って前記透明導電膜をエッチングし、画素電極21としていた。

一方、特開平10-20321号では、上記構造のアクティブマトリクス基板において、塗布法によって成膜可能なITO材料を用いて画素電極21を形成する方法が開示されている。これにより、コンタクトホール26部分の平坦化が可能になる。しかし、特開平10-20321号においても、画素電極21を形成するITO膜をスパッタ法で成膜するか塗布法で形成するかの違いがあるものの、ITO膜をパターニングする際には、上記同様のフォトリソグラフィ技術とエッチング技術を用いていた。

なお、上記のように層間絶縁膜上に画素電極を形成するアクティブマトリクス基板は、液晶表示装置を始めとするフラットパネル型の表示装置のみならず、「Denny L. Lee, et al., "A New Digital Detector for Projection Radiography", Proc. SPIE, Vol. 2432, pp. 237-249, 1995」等が開示されているように、フラットパネル型の撮像装置などにも使用されていた。

【発明が解決しようとする課題】

しかしながら、上記従来のアクティブマトリクス基板の場合、以下のような問題が発生する。

①画素電極21を形成するには、ITO膜を上記方法で基板全面に形成した後、フォトレジスト塗布、該フォトレジストのマスク露光及び現像、ITO膜のエッチング、フォトレジスト剥離といった工程が順次必要であり、画素電極21の形成工程が長くなる。

②ITO膜のパターニング工程において、ITO膜上に塗布したフォトレジストをマスク露光する際、露光精度（フォトレジストのパターン精度）が基板内でばらつくと、画素電極21とゲート信号線22の重ね合わせ部、または画素電極21とソース信号線23の重ね合わせ部に発生する寄生容量が、それに対応してばらつく。この寄生容量のばらつきは、表示装置においては表示の均一性に影響を与える。特に、フォトレジストをステッパー露光

機で露光する際には、ステッパのショット毎に上記寄生容量が微妙に異なり、ショット単位の表示ムラが発生しやすい。

③ITO膜のパターニング工程において、ITO膜上に塗布したポジ型フォトレジストをマスク露光する際、基板上、またはマスク上にごみなどの異物が付着していると、その部分のフォトレジストが露光されず、不要なレジストパターンとして残ってしまう。この不要なレジストパターンが、隣接する画素電極間の隙間部分に存在すると、その後のエッチング工程において、その部分のITO膜がエッチングされずに残ってしまうため、画素電極間同士のリーク不良が発生することがある。

上記課題に望み、本発明は、画素電極の形成工程を短縮することができ、さらにセルフアライメントにより露光精度を向上させることが可能になり、さらに画素電極同士のリーク不良が発生し難いアクティブマトリクス基板を提供するものである。

【課題を解決するための手段】

本発明の請求項1に記載のアクティブマトリクス基板は、マトリクス状に形成されたスイッチング素子と、該スイッチング素子を制御するゲート信号線と、該スイッチング素子にデータ信号を供給し、前記ゲート信号線に直交するように形成されたソース信号線と、前記スイッチング素子、ゲート信号線及びソース信号線の上に形成された層間絶縁膜と、該層間絶縁膜の上に形成され、該層間絶縁膜を貫くコンタクトホールを介して前記スイッチング素子に接続される画素電極と、を備えたアクティブマトリクス基板において、前記画素電極が、感光性透明導電材料から形成されていることを特徴としている。

本発明の請求項2に記載のアクティブマトリクス基板は、前記感光性透明導電材料が、ネガ型の感光性を有することを特徴としている。

本発明の請求項3に記載のアクティブマトリクス基板は、前記感光性透明導電材料が、透明導電性微粒子を含有する感光性樹脂からなることを特徴としている。

本発明の請求項4に記載のアクティブマトリクス基板は、前記透明導電性微粒子は、ITO（インジウム錫酸化物）またはATO（アンチモン錫酸化物）であることを特徴としている。

本発明の請求項5に記載のフラットパネル型の表示装置は、前記請求項1～4のいずれかに記載のアクティブマトリクス基板を備えていることを特徴としている。

本発明の請求項6に記載のフラットパネル型の撮像装置は、前記請求項1～4のいずれかに記載のアクティブマトリクス基板を備えていることを特徴としている。

以下、上記構成による作用について説明する。

本発明のアクティブマトリクス基板は、画素電極が、感光性透明導電材料から形成されているため、画素電極をパターンニングする際に、フォトレジストを用いたエッチング工程が不要になる。すなわち、感光性有する透明導電材料を基板上に塗布し、マスク露光を行い、現像を行うだけで、画素電極を形成することができ、画素電極形成工程の短縮が可能になる。さらにスパッタなどの真空成膜装置や、ITOのエッチング装置が不要となり、設備投資の削減、装置占有面積の縮小、稼働率の向上が可能になる。また、本発明のアクティブマトリクス基板の場合、ゲート信号線、ソース信号線、スイッチング素子の層上に形成された層間絶縁膜上に画素電極を形成する構造になっているため、画素電極はアクティブマトリクス基板製造工程の最終工程で形成される。従って、画素電極材料が他の成膜工程に悪影響を与えることが無く、画素電極材料の選択種を広げることが可能になる。例えば、有機成分（樹脂成分）を含有する塗布型透明導電材料など、幅広く使用することが可能になる。

本発明のアクティブマトリクス基板は、前記感光性塗布塗布材料がネガ型の感光性を有しているので、アクティブマトリクス基板上に形成されているゲート信号線やソース信号線を露光マスクとして、アクティブマトリクス基板の裏面側から露光を行うことで、アライメントフリーで自己整合的にパターン露光を行うことが可能になる。この結果、画素電極とゲート信号線の重ね合わせ部、または画素電極とソース信号線の重ね合わせ部に発生する寄生容量のばらつきを全画素領域で均一にすることができ、表示の均一性を向上させることが可能になる。また、各信号線上に塗布された感光性透明導電材料は、信号線に孔欠陥が無い限り露光されることは無い。従って、従来のように露光時のごみの影響で画素電極間の隙間に導電性の残膜が発生することは無く、画素電極間同士を確実に絶縁することが可能になる。

本発明のアクティブマトリクス基板は、前記感光性透明導電材料が、透明導電性微粒子を含有する感光性樹脂により形成されているため、容易にITO材料に感光性を付与することが可能になる。また、プリベーク温度、露光量、などのパターンニング条件を左右する感光性樹脂と、導電性を左右する透明導電性微粒子を個々に最適化できるといったメリットも有する。

本発明のアクティブマトリクス基板は、前記透明導電性微粒子が、ITO（インジウム錫酸化物）またはATO（アンチモン錫酸化物）から形成されているため、画素電極に要求される透明度や電気特性を得ることが可能になる。

【発明の実施の形態】

本発明の第1の実施形態について図1、図2を用いて説明する。

図1は本実施形態のアクティブマトリクス基板の平面図を示す図であり、図2は図1におけるA-A'断面図である。図1、図2において、31は透光性基板、22はゲート信号線、23はソース信号線、27は容量配線、21は画素電極である。また、33はゲート絶縁膜、34は半導体層、35はチャネル保護層、36aはソース電極、36bはドレイン電極、37bは金属配線、37aは透明導電配線、25は接続電極、38は層間絶縁膜、26はコンタクトホールである。（作用が同じ部材については、従来例の図5、図6と同じ番号を付与）

前記半導体層34は通常a-Siを用いて形成される。また、前記ソース電極36a及びドレイン電極36bは通常n+型a-Siを用いて形成される。また、ソース信号線23及び接続電極25は、各々金属配線37b及び透明導電配線37aを積層して形成されている。また、前記層間絶縁膜38は、SiO₂やSiNX等の無機絶縁膜や、アクリル系樹脂やポリイミド系樹脂等の有機絶縁膜を用いることができる。

ここで、本実施形態において、前記画素電極21は塗布型の感光性透明導電材料。従って、図2に示されるように、コンタクトホール26部において凹部を生じることなく、画素電極21が略平坦に形成されている。

次に、本実施形態におけるアクティブマトリクス基板の製造方法について説明する。

まず、透光性基板31上にゲート信号線22及び容量配線27を形成し、少なくともこれらを覆うようにゲート絶縁膜38を形成する。その後、TFT24を形成する箇所に半導体層34、必要に応じてチャネル保護層35、ソース電極36a、ドレイン電極36bを形成し、該ソース電極36aと接続されるソース信号線23、及びドレイン電極36bと接続される接続電極25を形成した後、基板全面にわたって層間絶縁膜38を形成する。さらに、該層間絶縁膜38の上に形成される画素電極21と前記接続電極25とのコンタクトを取るために、前記層間絶縁膜38にコンタクトホール26を設ける。ここまでの工程は従来と同じである。

次に、画素電極21となる透明導電膜として塗布型の感光性透明導電材料（例えば、特開平10-255556に記載されているような、透明感光性樹脂にITOまたはATOの超微粒子を分散させた材料）をスピン塗布法によって基板全面に平坦に塗布し、80℃～100℃で5～15分乾燥させる。

次に、前記透明導電膜にマスク露光を行った後、TMHA系の有機アルカリ現像液を用いて前記透明導電膜を所望の形状に現像する。そして、200℃～250℃で15～30分の焼成を行うことで、画素電極21をパターン形成することでアクティブマトリクス基板が完成する。

このようにして製造されたアクティブマトリクス基板においては、画素電極21が、感光性透明導電材料から形成されているため、画素電極21をパターンニングする際に、従来のように、フォトリソを用いたエッチング工程が不要になる。すなわち、感光性有する透明導電材料を基板上に塗布し、マスク露光を行い、現像を行うだけで、画素電極21を形成することができ、画素電極形成工程の短縮が可能になる。

さらにスパッタ装置などの真空成膜装置や、ITOのエッチング装置が不要となり、設備投資の削減、装置占有面積の縮小、稼働率の向上が可能になる。

また、本発明のアクティブマトリクス基板の場合、ゲート信号線、ソース信号線、スイッチング素子の上層に形成された層間絶縁膜上に画素電極を形成する構造になっているため、画素電極はアクティブマトリクス基板製造工程の最終工程で形成される。従って、画素電極材料が他の成膜工程に悪影響を与えることが無く、画素電極材料の選択種を広げることが可能になる。例えば、上述の特開H10-255556に開示されているような有機成分(樹脂成分)を含有する塗布型透明導電材料など、幅広く使用することが可能になる。

比較のために、図3に示すような他構造のアクティブマトリクス基板の画素電極21に、上記塗布型透明導電材料を採用した場合の問題点を以下に説明する。

図3は、図1、図2のアクティブマトリクス基板のような層間絶縁膜38を用いていない一般的なアクティブマトリクス基板の断面図である。この場合、画素電極21を形成したあとに、TFT24やソース信号線23の露出を防ぐために、SiNxやSiO₂からなる絶縁保護膜40を形成する必要がある。絶縁保護膜40は、通常プラズマCVDを用いて300℃以上の温度で成膜されるため、画素電極21として有機成分(樹脂成分)を含有する塗布型透明導電材料を用いると、後の絶縁保護膜40形成工程で画素電極21が変質してしまうことが判明した。

従って、図1、図2に示したような画素電極21の下層に層間絶縁膜38を有するアクティブマトリクス基板の構造は、特開H10-255556に開示されているような有機成分(樹脂成分)を含有する塗布型透明導電材料を画素電極に用いる際に最適な構造であるといえる。

なお、前記感光性透明導電材料は、特開平10-255556に記載されているような、透明感光性樹脂にITOまたはATOの超微粒子を分散させた材料に限定されることは無いが、本材料の場合、透明導電性微粒子を含有する感光性樹脂により形成されているため、容易にITO材料に感光性を付与することが容易である。また、プリベーク温度、露光量、などのパターンニング条件を左右する感光性樹脂と、導電性を左右する透明導電性微粒子を個々に最適化できるといったメリットも有するため最適である。また、これに用いる透明導電性微粒子として、ITO(インジウム錫酸化物)またはATO(アンチモン錫酸化物)から形成することで、画素電極に要求される透明度(可視光透過率:90%以上)や電気特性(シート抵抗値:1E5Ω/□以下)を容易に得ることが可能になる。

なお、前記感光性透明導電材料は塗布型の材料に限定させるものではなく、転写(ラミネート)型のドライフィルム材料であっても構わない。

次に、上記本発明のアクティブマトリクス基板に用いる画素電極21の好ましい形成方法について、図4を用いて説明する。

図4は本実施形態1で説明したアクティブマトリクス基板で用いた画素電極21の形成方法を示す模式図である。

図4-(1)は、層間絶縁膜38が形成されたアクティブマトリクス基板表面に、感光性透明導電材料が塗布さ

れた状態を示している。このとき、感光性透明導電材料にはネガ型(露光された部分がパターンとして残るタイプ)の感光性を有するものを用いる。

図4-(2)は、次ステップの感光性透明導電材料の露光方法を示す図である。このようにアクティブマトリクス基板の裏面側から紫外線露光を施すことが特徴である。このとき、アクティブマトリクス基板上に形成されている金属製の信号線(ゲート信号線22やソース信号線23)が露光マスクの役割を果たすため、信号線が存在する部分には光が照射されない。なお、裏面露光を用いることで本来露光されるべき部分が露光できない場所(例えば、容量配線27やTFT24の上層に存在する感光性透明導電材料については、裏面露光と併せて従来どおり表面側から露光すればよい。

図4-(3)は、次ステップの現像により画素電極がパターンニングされた状態を示している。図4-(2)の工程で信号線をマスクとして裏面露光を行ったため、信号線が存在する部分を境界にして画素電極21がパターン形成される。

上述のように、ネガ型の感光性透明導電材料を用い、裏面から露光を行うことによって、以下のようなメリットが発生する。

アクティブマトリクス基板上に形成されているゲート信号線やソース信号線を露光マスクとして、アクティブマトリクス基板の裏面側から露光を行うことで、画素電極の21の矩形はアライメントフリーで自己整合的にパターン露光を行うことが可能になる。この結果、画素電極21とソース信号線23(またはゲート信号線22)の重ね合わせ部Xに発生する寄生容量 C_x のばらつきを全画素領域で均一にすることができる。この結果、本アクティブマトリクス基板をフラットパネル型の表示装置に用いた場合、該寄生容量 C_x を介した画素電極21の電位変動が全画素で均一になり、表示の均一性を向上させることが可能になる。また、本アクティブマトリクス基板をフラットパネル型の撮像装置に用いた場合、該寄生容量 C_x を介した画素電極21の電位変動が全画素で均一になり、撮像画像の均一性を向上させることが可能になる。

また、裏面側から露光を行うため、各信号線上に塗布された感光性透明導電材料は、信号線に孔欠陥が無い限り露光されることは無い。従って、従来のように露光時のごみの影響で画素電極間の隙間に導電性の残膜が発生することは無く、画素電極間同士を確実に絶縁することが可能になる。

なお、本アクティブマトリクス基板を液晶表示装置に用いる場合、画素電極21のエッジ部近傍では液晶分子の配向が乱れることから、これを目立たなくするために画素電極21のエッジをソース信号線23(またはゲート信号線22)に重畳させて存在させることが望ましい。これに対し、上述の形成方法を用いれば、裏面露光を行う際の条件を過露光条件に設定することで、画素電極21とソース信号線23(またはゲート信号線22)の重ね合わせ部Xの幅を $0\sim 2\mu\text{m}$ の範囲で任意に調整することが可能である。

【発明の効果】

本発明のアクティブマトリクス基板は、画素電極が、感光性透明導電材料から形成されているため、画素電極をパターンニングする際に、フォトリソストを用いたエッチング工程が不要になる。すなわち、感光性有する透明導電材料を基板上に塗布し、マスク露光を行い、現像を行うだけで、画素電極を形成することができ、画素電極形成工程の短縮が可能になる。さらにスパッタなどの真空成膜装置や、ITOのエッチング装置が不要となり、設備投資の削減、装置占有面積の縮小、稼働率の向上が可能になる。また、本発明のアクティブマトリクス基板の場合、ゲート信号線、ソース信号線、スイッチング素子の上層に形成された層間絶縁膜上に画素電極を形成する構造になっているため、画素電極はアクティブマトリクス基板製造工程の最終工程で形成される。従って、画素電極材料が他の成膜工程に悪影響を与えることが無く、画素電極材料の選択種を広げることが可

能になる。例えば、有機成分(樹脂成分)を含有する塗布型透明導電材料など、幅広く使用することが可能になる。

本発明のアクティブマトリクス基板は、前記感光性塗布塗布材料がネガ型の感光性を有しているので、アクティブマトリクス基板上に形成されているゲート信号線やソース信号線を露光マスクとして、アクティブマトリクス基板の裏面側から露光を行うことで、アライメントフリーで自己整合的にパターン露光を行うことが可能になる。この結果、画素電極とゲート信号線の重ね合わせ部、または画素電極とソース信号線の重ね合わせ部に発生する寄生容量のばらつきを全画素領域で均一にすることができ、表示の均一性を向上させることが可能になる。また、各信号線上に塗布された感光性透明導電材料は、信号線に孔欠陥が無い限り露光されることは無い。従って、従来のように露光時のごみの影響で画素電極間の隙間に導電性の残膜が発生することは無く、画素電極間同士を確実に絶縁することが可能になる。

【図面の簡単な説明】

【図1】本発明の実施形態に示すアクティブマトリクス基板を示す平面図である。

【図2】図1におけるA-A'断面図である。

【図3】本発明の比較例となるアクティブマトリクス基板の断面図。

【図4】本発明の実施形態に示すアクティブマトリクス基板における、画素電極の形成方法を示す模式図。

【図5】従来のアクティブマトリクス基板を示す平面図である。

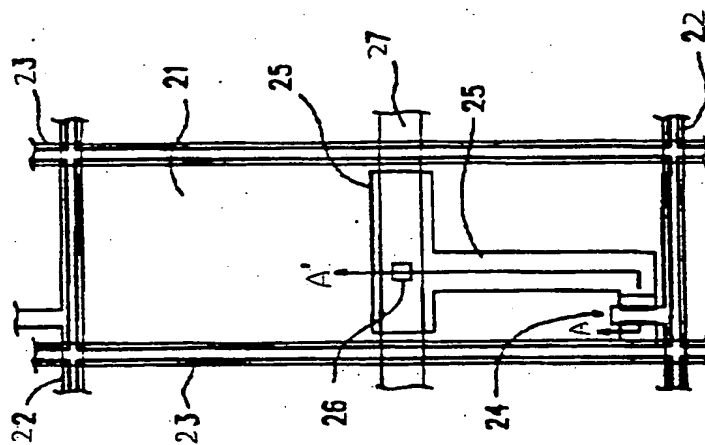
【図6】図5におけるB-B'断面図である。

【符号の説明】

31	透光性基板
22	ゲート信号線
23	ソース信号線
27	容量配線
21	画素電極
33	ゲート絶縁膜
34	半導体層
35	チャネル保護層
36a	ソース電極
36b	ドレイン電極
37b	金属配線
37a	透明導電配線
25	接続電極
38	層間絶縁膜
26	コンタクトホール
24	TFT(薄膜トランジスタ)

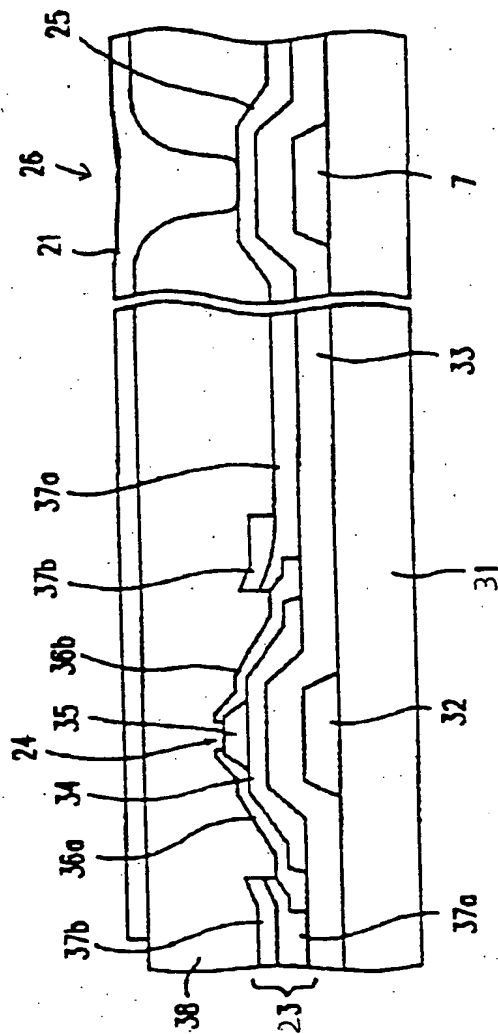
X 2.0

【図1】



X 1.4

【図2】



【図3】

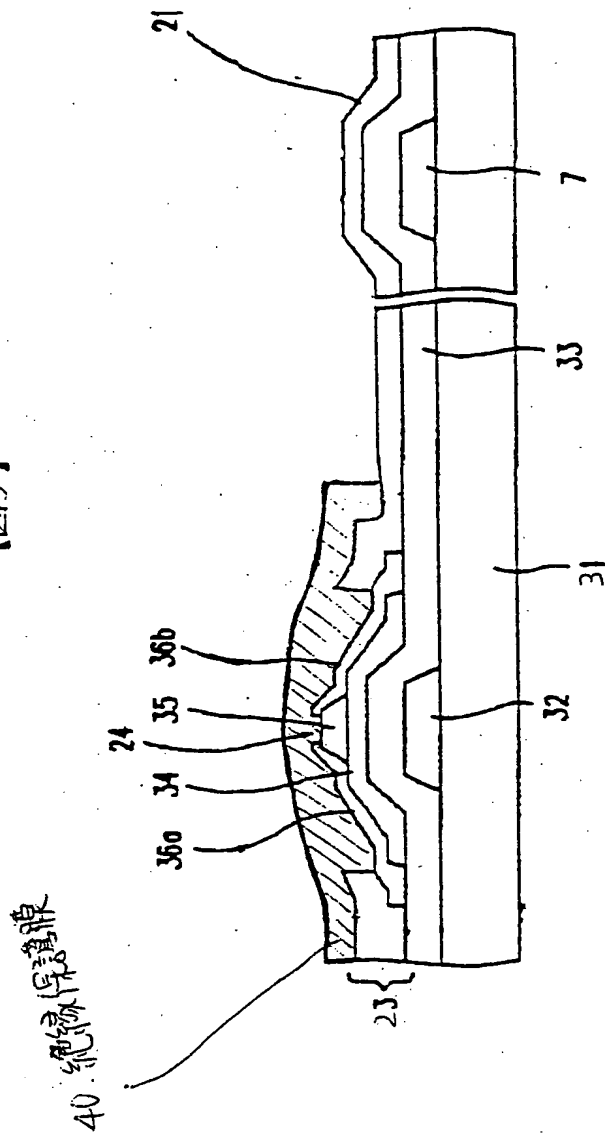
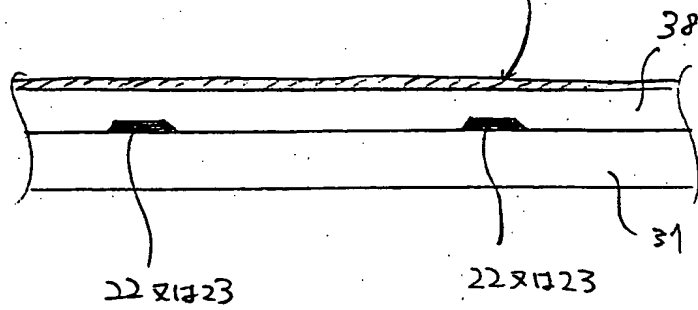


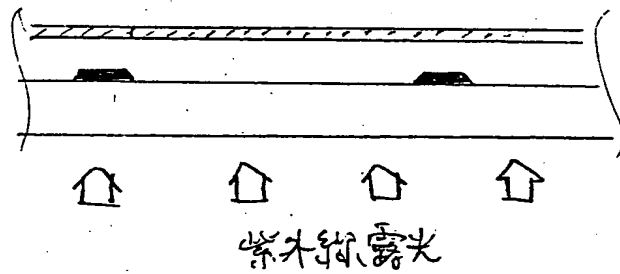
図4

ネガ型
感光性塗布型透明導電膜

(1)



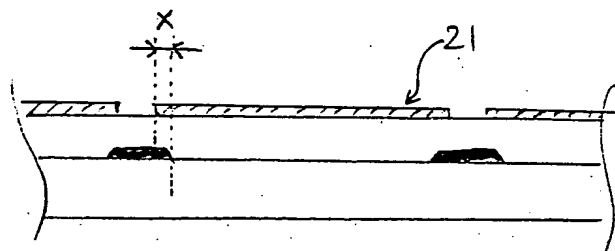
(2)



裏面から露光

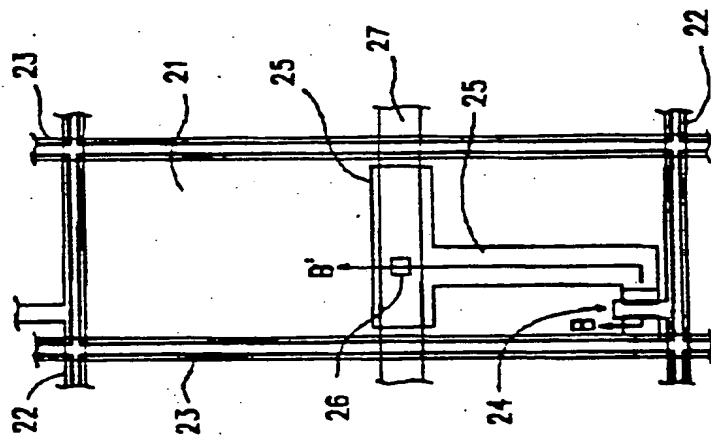


(3')



現像

【図5】



【図6】

